

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-244481

(43)Date of publication of application : 07.09.2001

(51)Int.Cl.

H01L 29/84  
G01L 9/00  
G01P 15/08  
H01L 25/04  
H01L 25/18

(21)Application number : 2000-054842

(22)Date of filing : 29.02.2000

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

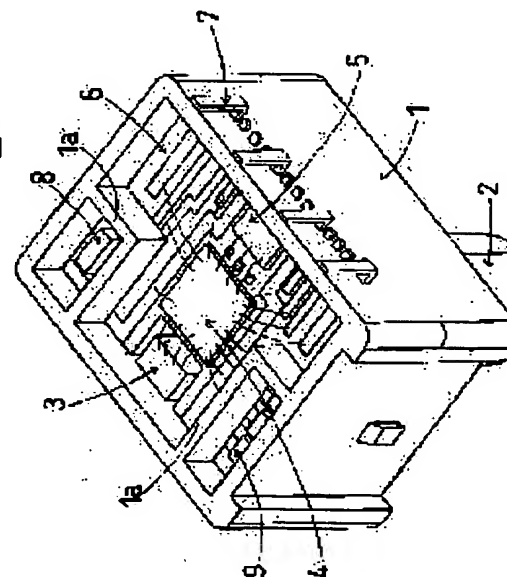
(72)Inventor : IBARA NOBUYUKI  
SHIMATANI KENICHI

## (54) SEMICONDUCTOR TRANSDUCER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve reliability without permitting the mounting part of semiconductor elements to be influenced by the flux of solder connection.

**SOLUTION:** A body 1, the semiconductor elements 3, 4 and 5 of bare chips mounted on the body 1 and electronic parts 8 and 9 mounted on the body 1 by solder connection are installed. The body 1 has a partition 1a partitioning the mounting part of the semiconductor elements 3, 4 and 5 and the mounting part of the electronic parts 8 and 9.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-244481

(P2001-244481A)

(43) 公開日 平成13年9月7日 (2001.9.7)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターム* (参考)
H 0 1 L 29/84		H 0 1 L 29/84	Z 2 F 0 5 5
G 0 1 L 9/00		G 0 1 L 9/00	Z 4 M 1 1 2
G 0 1 P 15/08		G 0 1 P 15/08	P
H 0 1 L 25/04		H 0 1 L 25/04	Z
25/18			

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願2000-54842(P2000-54842)

(22) 出願日 平成12年2月29日 (2000.2.29)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 茨 伸行

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 島谷 賢一

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100111556

弁理士 安藤 淳二 (外 1 名)

Fターム(参考) 2F055 AA40 BB20 CC02 DD04 EE40

FF02 FF49 HH05

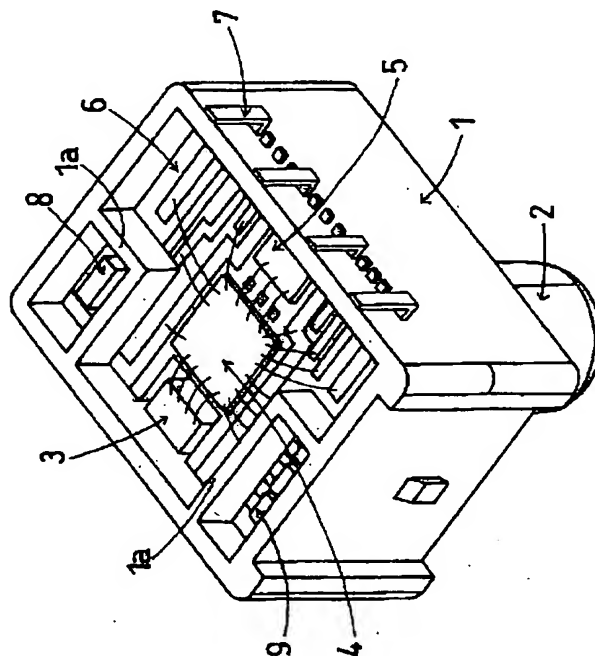
4M112 AA01 DA20 GA01 GA03

(54) 【発明の名称】 半導体トランスデューサ

(57) 【要約】

【課題】 半導体素子の実装箇所が半田接続のフラックスに影響を受けること無いようにして、信頼性を高くする。

【解決手段】 ボディ1と、ボディ1に実装されるペアチップの半導体素子3、4、5と、ボディ1に半田接続により実装される電子部品8、9と、を備え、ボディ1は、半導体素子3、4、5の実装箇所と電子部品8、9の実装箇所との間を仕切る仕切部1aを有した構成になっている。



## 【特許請求の範囲】

【請求項1】 ボディと、ボディに実装されるベアチップの半導体素子と、ボディに半田接続により実装される電子部品と、を備え、前記ボディは、前記半導体素子の実装箇所と前記電子部品の実装箇所との間を仕切る仕切部を有したことを特徴とする半導体トランスデューサ。

【請求項2】 前記半導体素子としてROMを有し、そのROMは、PROMである請求項1記載の半導体トランスデューサ。

【請求項3】 前記半導体素子としてセンサを有し、そのセンサからの出力信号がデジタル信号である請求項1又は請求項2のいずれかに記載の半導体トランスデューサ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、圧力センサや加速度センサ等の半導体トランスデューサに関する。

## 【0002】

【従来の技術】従来、この種の半導体トランスデューサとして図5に示すものが存在する。このものは、プリント基板A、ボディB、カバーCを備えている。

【0003】プリント基板Aは、増幅用のオペアンプ等の半導体素子、コンデンサ及び抵抗等の部品A1を実装し、増幅回路ブロックDを構成している。この増幅回路ブロックDは、プリント基板Aが半田接続されることにより、ボディBに実装される。

【0004】ボディBは、増幅回路ブロックDの他に、圧力を電気信号に変換する圧力センサチップ（半導体素子）を内蔵するセンサエレメントB1も実装される。また、このボディBは、実装した増幅回路ブロックDを外部の電源等に接続するための入出力端子B2を設けている。このボディBは、増幅回路ブロックDを収容するよう、カバーCが被着される。

## 【0005】

【発明が解決しようとする課題】上記した従来の半導体トランスデューサにあつては、部品A1を実装するプリント基板Aを必要とするため、部品点数が多くなるという問題点があり、さらに、部品A1を実装するプリント基板Aを、ボディBに組み込んで再び半田接続をすることになるため、工程数が多くなるという問題点もあった。

【0006】そのため、図6に示すように、ボディ10に、圧力センサチップ20、圧力センサとしての温度特性や増幅度を調整するIC30、温度特性や増幅度を調整するためのデータを保持するROM40等が、ベアチップの半導体素子としてダイボンディングにより実装され、それらの半導体素子が、ボディ10に同時成形されたリードフレーム50にワイヤーボンディング等により接続されるものが考えられている。

【0007】このものは、増幅にあたって、周波数フィ

ルターの機能を付加する場合には、ボディに10一体成形されたリードフレーム50に、コンデンサ等の電子部品を半田接続することになる。

【0008】ところが、ベアチップの半導体素子を実装する前に、コンデンサ等の電子部品60を半田接続すると、半田接続の際に使用するフラックスが飛散するようになって、ベアチップの実装箇所にフラックスが付着してしまうと、ダイボンディングの信頼性が低下してしまつて、半導体トランスデューサとしての信頼性が低くなる恐れがある。逆に、ベアチップの半導体素子、例えばIC30を実装した後に、コンデンサ等の電子部品60を半田接続すると、図7に示すように、ワイヤーボンディング用のワイヤー70にフラックスが付着して絶縁抵抗が低下してしまつて、半導体トランスデューサとしての信頼性が低くなる恐れがある。

【0009】本発明は、上記の点に着目してなされたもので、その目的とするところは、半導体実装箇所が半田接続のフラックスに影響を受けることなく、信頼性の高い半導体トランスデューサを提供することにある。

## 【0010】

【課題を解決するための手段】上記した課題を解決するために、請求項1記載の半導体トランスデューサは、ボディと、ボディに実装されるベアチップの半導体素子と、ボディに半田接続により実装される電子部品と、を備え、前記ボディは、前記半導体素子の実装箇所と前記電子部品の実装箇所との間を仕切る仕切部を有した構成にしている。

【0011】請求項2記載の半導体トランスデューサは、請求項1記載の半導体トランスデューサにおいて、前記半導体素子としてROMを有し、そのROMは、PROMである構成にしている。

【0012】請求項3記載の半導体トランスデューサは、請求項1又は請求項2のいずれかに記載の半導体トランスデューサにおいて、前記半導体素子としてセンサを有し、そのセンサからの出力信号がデジタル信号である構成にしている。

## 【0013】

【発明の実施の形態】本発明の第1実施形態の半導体トランスデューサを図1乃至図3に基づいて以下に説明する。この半導体トランスデューサは、圧力センサである。

【0014】1はボディで、成形材料により、略直方体状に形成され、圧力を導入する貫通孔を設け、その貫通孔の裏側の開口縁には、貫通孔に連通する内部空間を有するパイプ2を連設し、貫通孔の表側の開口部を塞ぐように、圧力を電気信号に変換するの圧力センサ（半導体素子）3がベアチップで実装されている。この圧力センサ3からの出力信号は、デジタル信号となっており、圧力センサ3に加わる圧力が増加した場合に、図3に示すように、予め設定された所定期間に出力される一定振幅

で一定周期のパルス信号数が、増幅するようになっている。

【0015】このボディ1は、圧力センサ3の実装箇所と同一面に、圧力センサ3の出力信号を増幅回路をなすためのオペアンプや温度特性等を補償する機能を内蔵したIC（半導体素子）4及び温度特性を補償するためのデータを記憶するEEPROM（半導体素子）5が、ベアチップで実装されている。これらのIC4及びEEPROM5は、ボディ1に同時成形されたリードフレーム6に、ワイヤーボンディングにより接続され、リードフレーム6を通じて、ボディ1上に設けられた他の回路と導通し得るようになっており、さらに、リードフレーム6及びボディ1の側面に設けた入出力端子7を介して、外部と導通し得るようになっている。

【0016】また、このボディ1は、圧力センサ3、IC4及びEEPROM5の実装箇所とその実装箇所とは同一面で隅部寄りの2箇所との間を仕切る壁状の仕切部1aを有している。そして、この仕切部1aにより、圧力センサ3、IC4及びEEPROM5の実装箇所との間が仕切られた隅部寄りの2箇所に、IC4の内蔵するオペアンプによる増幅回路に周波数フィルターを付与するため等使用するコンデンサ（電子部品）8及び抵抗（電子部品）9を、圧力センサ3、IC4及びEEPROM5の実装前に、半田接続により実装されている。

【0017】かかる半導体トランスデューサにあっては、ベアチップの半導体素子である、圧力センサ3、IC4及びEEPROM5の実装箇所と半田接続される電子部品である、コンデンサ8及び抵抗9の実装箇所との間が、ボディ1の有する仕切部1aにより仕切られるから、図2に示すように、ベアチップの半導体素子の実装箇所へ向かって、コンデンサ8及び抵抗9の半田接続の際のフラックスが飛散するのが仕切部1aにより抑制されて、ベアチップの半導体素子の実装箇所にフラックスが付着することがなく、ベアチップの半導体素子の実装信頼性が高くなるので、半導体トランスデューサとしての信頼性を高くすることができる。

【0018】また、書き換え自在なPROMであるEEPROM5を有しているから、書き込むデータを適宜修正することができる。また、圧力センサ3からの出力信号がデジタル信号となっているから、図4に示すアナログ信号とは異なって、をわざわざデジタル信号に変換しなくてもよくなり、デジタルデータによるコンピュータ処理が多い昨今、使い勝手が良いものとなっている。

【0019】また、従来例とは異なって、プリント基板を必要としないため、部品点数が少なくなり、プリント基板をボディ1に半田接続する工程も不要になる。

【0020】なお、本実施形態のROMは、電氣的にデ

ータを消去するEEPROM5であるが、紫外線照射によりデータを消去するEPROM等の他のPROMでも同様の効果を奏することができる。

【0021】また、本実施形態の半導体トランスデューサは、圧力センサであるが、加速度センサ等の他の半導体トランスデューサでも、同様の効果を奏することができる。

#### 【0022】

【発明の効果】請求項1記載の半導体トランスデューサは、ベアチップの半導体素子の実装箇所と電子部品の実装箇所との間が、ボディの有する仕切部により仕切られるから、電子部品の半田接続の際のフラックスが半導体素子の実装箇所へ向かって飛散するのが仕切部により抑制されて、半導体実装箇所が半田接続のフラックスに影響を受けることがなくなり、ベアチップの半導体素子の実装信頼性が高くなるので、半導体トランスデューサとしての信頼性を高くすることができる。

【0023】請求項2記載の半導体トランスデューサは、請求項1記載の半導体トランスデューサの効果に加えて、書き換え自在なPROMを有しているから、ROMに書き込むデータを適宜修正することができる。請求項3記載の半導体トランスデューサは、請求項1記載の半導体トランスデューサの効果に加えて、センサからの出力信号がデジタル信号となっているから、アナログ信号をわざわざデジタル信号に変換しなくてもよくなり、デジタルデータによるコンピュータ処理が多い昨今、使い勝手が良いものとなっている。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態の斜視図である。

【図2】同上の仕切部が半田接続用のフラックスの飛散を抑制する状態を示す部分断面図である。

【図3】同上のものの出力の説明図である。

【図4】アナログの出力がされる状態を示す説明図である。

【図5】従来例の分解斜視図である。

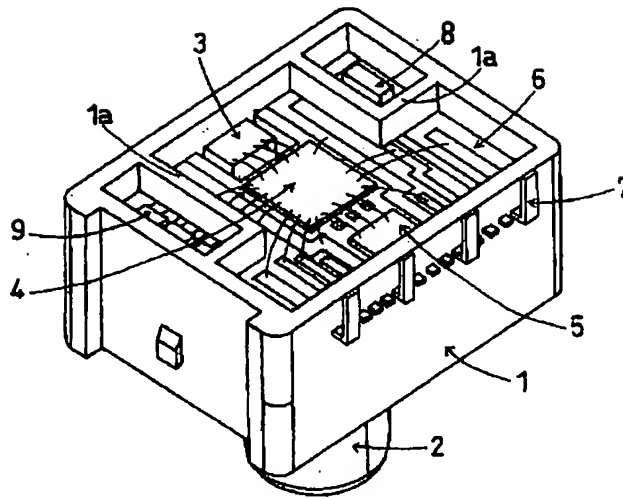
【図6】従来例の問題点を解決するべく考えられた半導体トランスデューサの斜視図である。

【図7】フラックスがワイヤーボンディング用ワイヤーに付着する状態を示す部分断面図である。

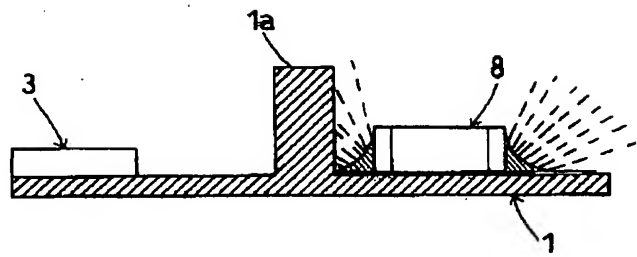
#### 【符号の説明】

- 1 ボディ
- 1a 仕切部
- 3 圧力センサ（半導体素子）
- 4 IC（半導体素子）
- 5 EEPROM（半導体素子）
- 8 コンデンサ（電子部品）
- 9 抵抗（電子部品）

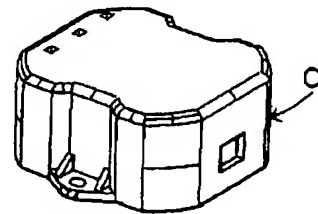
【図1】



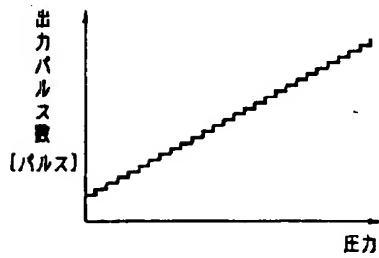
【図2】



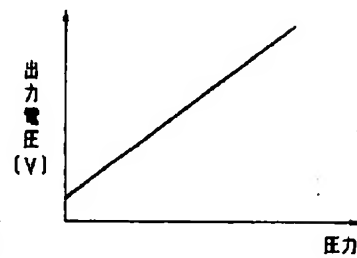
【図5】



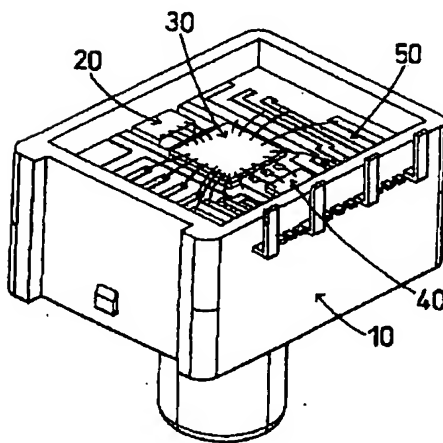
【図3】



【図4】



【図6】



【図7】

